

编者按

当晶体管几何缩微逼近物理与经济双重极限,延续数十年的摩尔定律演进逐渐放缓,叠加人工智能崛起的强大带动力量,全球半导体产业正式迈入范式切换的关键拐点,从EDA工具到芯片设计,从装备、材料到制造、封装,每个环节都在寻找新路标。中国证券报由此推出【一线“芯·观察”】栏目,将通过深入调研访谈,记录后摩尔时代国产半导体的探索与突围。

■ 一线“芯·观察”

华大九天董事长刘伟平：

后摩尔时代工具革命 EDA开辟芯片设计新路径

2026年夏天,半导体产业迎来了一场无声的震动。华为提出“ τ 定律”,以“时间缩微”替代“几何缩微”,试图在晶体管缩微逼近物理极限之后,为芯片性能的持续跃迁开辟一条新路。

方向有了,谁来铺路? EDA(电子设计自动化)作为芯片设计的“母工具”,酝酿着最深层的变革机会。

“‘ τ 定律’尤其是逻辑折叠(Logic Folding)技术,带来的最大变化是设计方法学的创新,而EDA工具是抽象的设计方法学和相关成果的直接表现形式。可以说,EDA是 τ 定律供应链和生态建设中变化最大,也是最关键、最重要的环节。”华大九天董事长刘伟平在接受中国证券报记者专访时这样定义EDA在这场范式切换中的位置。

底层工具架构的变革并非易事,AI大模型以及Agentic AI的广泛运用,又在为行业未来增加新的变量,刘伟平表示,这或将触发芯片设计范式革命,甚至EDA的商业模式也可能被改写。

● 本报记者 杨洁



视觉中国图片
制图/韩景丰

EDA迎来系统性变革与硬核挑战

逻辑折叠技术相当于把一座平铺延展的“平面城市”,重构为分层立体、垂直直达的“立体城市”,把原本在平面上绕很远的关键路径变成更短的垂直路径,大幅缩短信号时延。这一思路不依赖极致的制程工艺,而是通过架构与设计方法的创新实现性能跃升——恰好切中了当下半导体产业的核心诉求。

“ τ 定律不是单一的技术,而是覆盖器件-电路-芯片-系统的全栈式创新架构,是多层级的协同优化体系。”刘伟平在采访中指出,逻辑折叠带来的最大变化是设计方法学的创新,“要想实现 τ 定律尤其是逻辑折叠技术的落地和广泛应用,必须有一套真正适配 τ 定律设计方法学的EDA工具链。”

刘伟平坦言,挑战是全方位的。传统的芯片设计流程大体上可以分为三个阶段——设计阶段,即把想法变成电路描述;实现阶段,即把电路变成可生产的版图数据;验证阶段,

即确认版图数据与生产工艺匹配。而逻辑折叠芯片的设计流程要复杂得

多——从系统规划设计,到单die和跨die的电路设计、电路仿真、前端验证、物理实现、后仿真与签核验证、可靠性分析,每一个环节都从“单层”变成了“多层”。

刘伟平说,这带来的直接挑战是,EDA工具链需重点解决系统规划、真3D的物理实现、全局及跨die验证和可靠性分析等核心问题。“EDA工具需要从精度、性能、容量等多维度满足全新的设计需求,尤其是需要底层数据库的完全统一,同时需要底层架构的创新,以应对超大规模、无上限的容量挑战。”

华大九天对此并非毫无准备。刘伟平介绍,公司率先提出了“一体化白盒设计”思想——用一体化的思路进行全流程设计,关注不同die/芯粒之间的协同设计分析及优化。他还介绍,华大九天已经对公司产品的底层数据进行了统一,实现了各工具间数据的畅通交互,并重构了软件架构以适应容量无上限的极限需求。目前,公司推出了真3D一体化设计验证EDA解决方案,可以为设计者提供系统视角的die/芯粒设计环境,相关工具已在多家典型客户实现应用,并支持客户成功流片。

如果说 τ 定律改变的是芯片设计的“方法论”,那么AI正在改变的是EDA工具的“存在形态”。

“人工智能时代给EDA等工业软件带来了前所未有的机遇,并在深刻重构EDA产业生态。”刘伟平说。在他看来,AI对EDA的赋能至少体现在三个层面:一是设计效率的指数级提升;二是能够学习和固化资深工程师的隐性经验,帮助企业快速积累和复用内部知识资产;三是Agentic AI的出现,或将触发芯片设计范式的革命——从“以人设计为主导、EDA工具为辅助”变为“智能体自治闭环”,从而将工程师从繁琐的实现细节中解放出来,更专注于架构创新、复杂决策等高价值工作。

华大九天在AI与EDA双向赋能方面已有实质性动作。公司利用AI技术提升点工具产品性能,已经在PDK开发、单元库特征化提取、仿真与验证、电路设计、生产制造缺陷分析及良率提升等多个领域形成了智能化产品。刘伟平介绍,公司2025年推出的11款新工具中,有6款都是全定制领域中与AI相关的工具。此外,公司还推出了智能问答客服系统

AI重构EDA产业生态

“天问”,依托AI大模型的自适应学习能力,实现常见问题的秒级响应,显著提高技术支持效率和客户满意度。更进一步,华大九天还在加速智能体EDA建设,重点聚焦下一代多智能体协同的自主化智能设计流程方案研发。

AI与EDA的深度融合并非坦途。刘伟平指出了两大瓶颈:一是高质量设计数据和工艺数据的割裂——“智能EDA需要高质量的标注数据开展训练,也需要Fab端的支持”;二是高昂的前序投入成本——“Agentic EDA在研发期需要EDA企业投入大量的算力资源,在用户端也需要配套大量算力资源”。

关于未来EDA的产品形态,刘伟平判断:“未来EDA形态将形成二元结构。设计、实现、迭代优化等工具将形成Agent形式;而涉及科学计算的仿真工具、验证工具、EM/IR分析等签核(Signoff)工具将仍然保持原有形态,仍需要人的判定。EDA工具不会被Agent取代,只能被Agent调用。”

在刘伟平看来,EDA的商业模式或许在未来也将迎来迭代,除传统工具授权模式外,基于Token的智能体服务模式也有希望实现,通过开放AI生态服务,持续赋能全行业芯片设计创新。

平台化布局筑牢根基

在EDA这样一个高度碎片化、高壁垒的行业中,平台化能力是衡量一家EDA公司竞争力的终极标尺。华大九天始终坚守“做全、做优、做生态”的核心战略,通过持续高研发投入、全链条产品布局、全方位生态共建,搭建起国内最完善的EDA平台化体系,推动国产EDA从单点突破走向全流程规模化落地。

“从集成电路设计开始,到封装测试,大概需要60余款EDA核心工具。”刘伟平说,华大九天成熟可用工具已覆盖EDA全品类80%,剩余20%将通过自研和投资并购补齐,整体产品完备度位居国内首位。在核心优势领域,公司的模拟、射频、存储类EDA工具达到世界一流水平,多款工具跻身全球第一梯队。

研发投入是支撑这一切的基础。2025年,华大九天研发投入高达8.59亿元,占营业收入的64.84%。“‘十五五’期间,华大九天将聚焦后摩尔、3DIC、AI等重要领域持续加大研发投入。”刘伟平说。

生态建设则是让工具从“能用”走向“好用”的关键一跃,刘伟平说,用户的黏性和对工具的信任度,需要靠时间去打磨。这种打磨也逐渐见到成效,华大九天逐步通过PDK生态+数据底座自主化,突破了国产先进工艺的生态壁垒。公司与国内晶圆代工厂深度合作,已经开发的PDK套件覆盖了国内晶圆代工厂70%以上的工艺节点,与公司全流程EDA产品互相配合形成闭环解决方案,推动国产EDA工具的大规模应用。目前,公司已拥有全球700余家客户,2025年助力客户研发出4000余种芯片,出货量达数百亿颗。

他认为,未来3-5年,将是国产EDA实现全流程自主可控、在主流工艺节点实现“好用”的关键决胜阶段,国内EDA市场的国产占比有望从20%提升到至少半壁江山,“华大九天致力于成为全流程、全领域、全球领先的世界一流EDA企业,通过做全、做优、做生态,持续提升创新能力和核心竞争力,有效保障我国集成电路产业链的自主可控和可持续发展。”刘伟平说。



公司供图

算力需求释放价值红利 上市公司竞逐先进封装

● 本报记者 郑萃颖

在AI产业发展带动下,各行业对高性能算力的需求不断增强,先进封装作为提升芯片性能的有效手段,成为上市公司重要布局方向。Wind数据显示,今年上半年,21家先进封装指数成份公司中,20家公司营收同比增长,18家公司归母净利润同比增长。多家上市公司披露先进封装业务进展,并加大研发投入、扩大产能。

AI产业需求带来市场机遇

“供应链安全需求、国内晶圆和封测产能扩张,为国产设备提供了更多验证机会。”集成电路封装与测试公司甬矽电子的证券投资处人员在接受中国证券报记者采访时表示。

今年上半年,甬矽电子实现营业收入24.11亿元,同比增长19.95%;归属于上市公司股东的净利润为3936.07万元,同比增长29.82%。“公司营业规模初步跨过盈亏平衡点。”甬矽电子证券投资处人员称。

业绩改善的原因来自多个方面。甬矽电子证券投资处人员表示,除了AI产业相关需求的增长,上半年业绩增长还得益于海外大客户突破及原有核心客户群高速增长;另外,Bumping(凸块制造)、晶圆级封装、FC(倒装)等先进封装产品线爬坡,带动产品结构改善;同时,随

着收入规模扩大,设备、人员和期间费用摊薄,规模效应逐渐体现。

先进封装需求增长,成为公司业绩增长重要推动因素。根据甬矽电子半年报,先进封装包括倒装焊、扇入/扇出封装、晶圆级封装、2.5D/3D封装、Chiplet等一系列概念。通用大模型、AI手机及个人计算机(PC)、高阶自动驾驶的发展均要求高性能算力,先进封装作为提升芯片性能的有效手段有望加速渗透与成长。

甬矽电子证券投资处人员表示,未来,下游先进制程芯片需求增长较快的领域主要包括云端AI训练与推理、高性能计算、数据中心及高速网络,以及AI手机、AI PC、智能眼镜、智能驾驶、机器人和工业智能化。

顺应这一市场趋势,甬矽电子将提升先进封装产品的占比。上述人员表示,2025年甬矽电子晶圆级封装收入占比约4.52%,FC产品占比约16.38%,两者合计接近21%;随着公司高端集成电路封装测试二期项目的稼动率持续爬坡,以及未来2.5D先进封装产线量产,先进封装产品营收占比将会持续提升。

行业公司上半年业绩向好

随着A股上市公司半年报披露收官,封测行业公司业绩悉数出炉。

Wind数据显示,今年上半年,21家先进封

装指数成份公司中,长电科技、通富微电、太极实业、华天科技四家企业营业收入过百亿元。其中20家公司上半年营收同比增长,18家公司归母净利润同比增长,华天科技、通富微电、华峰测控等公司归母净利润同比增长显著。

头部公司将先进封装业务视为未来重要增长极,并披露了相关业务进展。

通富微电上半年实现营收160.41亿元,同比增长23.03%;归属于上市公司股东的净利润为17.17亿元,同比增长316.77%。公司表示,2026年上半年,先进封装业务营收占比稳步提升,多款产品已批量导入高性能计算、推理芯片等领域。公司将高性能先进封装作为突破摩尔定律、提升芯片系统性能的关键路径。同时,在圆片级与先进封装平台方面,通富微电在音频、PMIC、射频、AI边缘芯片等领域与国内头部设计公司合作,薄Die Hybrid SiP双面封装、光电合封(CPO)技术通过可靠性验证。

长电科技今年上半年实现营收195.27亿元,同比增长4.96%;归属于上市公司股东的净利润为8.45亿元,同比增长79.41%。长电科技在半年报中表示,公司持续优化产品结构和业务组合,高附加值产品增加,盈利能力进一步增强。先进封装方面,长电科技持续推进先进封装能力建设、客户导入和产业化布局。

华天科技上半年实现营收105.11亿元,同比增长35.09%;归属于上市公司股东的净利润

为8.13亿元,同比增长259.15%。上半年,华天科技持续加快先进封装技术研发与量产工作,公司重点推进2.5D技术平台规模化量产,聚焦存储、大尺寸FCBGA、SiP、汽车电子等领域客户开发。

根据世界半导体贸易统计组织(WSTS)预测,人工智能、高性能计算、先进存储等领域需求持续旺盛,带动产业景气度进一步提升,预计2026年全球半导体销售额将达到1.655万亿美元,同比增长108%。行业增长重心进一步向人工智能、基础设施及先进封装等高附加值领域集中。

随着半导体行业整体进入上行周期,先进封装市场规模预计不断扩大。市场研究机构Yole Group数据显示,先进封装已成为驱动半导体市场增长的核心力量,从2025年到2031年,全球先进封装市场规模将从550亿美元增长至超过1200亿美元,年复合增长率达12.4%。

加大研发投入并扩大产能

东吴证券分析师指出,随着行业景气度上行,目前全球封测厂已同步启动调价,国内封测厂也已不同幅度上调报价,先进封装迎来价值跃升:传统封装单片价格约数千元,高端CoWoS封装单片价格可达5万元。

为把握产业升级机遇,上市公司提前布局,

加大对先进封装产品的研发投入并扩大产能。

甬矽电子证券投资处人员表示,公司晶圆级封测产品目前月产能约3万片,计划年底提升至4.5万片左右。截至目前,甬矽电子2.5D封装产品线(HCOS产品系列)正处于客户送样验证阶段,尚未实现量产。

“布局先进封装最大的挑战并不是采购设备或者完成单项工艺通线,而是如何将技术通线转化为客户认可、稳定良率、规模量产和可持续回报。”甬矽电子证券投资处人员对记者表示,布局先进封装需要同步解决多环节工艺整合、客户验证、关键材料和设备供应、人才储备、产能利用率等问题,产业化周期较长。甬矽电子2026年全年资本开支规划约为40亿元,主要投向成熟封装产和先进封装产品线。此外,今年6月,甬矽电子发布公告,拟投资103亿元建设微电子高端集成电路封装测试三期项目,预计建设期96个月,并采取分阶段建设、梯次投产的方式推进。

长电科技在半年报中表示,围绕先进封装未来发展方向,公司持续加强科技创新、前沿技术和运营支撑能力建设。今年上半年,公司积极推进混合键合、面板级先进封装,CPO等下一代先进封装重点技术布局,相关研发平台和验证能力建设取得积极进展。今年6月,长电科技发布公告,拟投资78亿元,在上海临港“东方芯港”万祥工业园建设高端先进封装工厂。